

DAFTAR ISI

KATA PENGANTAR	i
DAFTAR ISI.....	ii
DAFTAR GAMBAR	iv
DAFTAR TABEL.....	vii
BAB 1 PENDAHULUAN	1
1.1. Latar Belakang Masalah	1
1.2. Pokok Permasalahan	1
1.3. Pembatasan Masalah.....	3
1.4. Tujuan Penelitian	3
1.5. Sistematika Penulisan	4
BAB 2 LANDASAN TEORI.....	5
2.1. Sistem Operasi	5
2.1.1. Klasifikasi Sistem Komputer	5
2.1.2. Pengertian Dasar Sistem Operasi.....	6
2.1.3. Konsep Sistem Operasi	6
2.2. Pemrosesan Paralel	9
2.2.1. Konsep Dasar Paralelisme	9
2.2.2. Arsitektur Paralel	10
2.2.3. Topologi Paralel.....	13
2.2.4. Arsitektur Memori	17
2.2.5. Paradigma Pemrograman Paralel.....	19
2.2.6. Langkah-langkah Implementasi Program Paralel.....	20
2.2.7. Pertimbangan Desain dan Kinerja	25
2.3. Mikrokontroler Atmel-89C52.....	31
2.3.1. Perangkat Keras Mikrokontroler Atmel-89C52.....	31
2.3.2. Perangkat Lunak Mikrokontroler Atmel-89C52.....	37
2.4. Keping Memori AT24C256.....	38
2.5. Keping Konverter MAX232	46
BAB 3 PERANCANGAN PROTOTIPE KOMPUTER PARALEL.....	49

3.1.	Desain Umum	49
3.2.	Rincian Rangkaian	50
3.2.1.	Detail Rangkaian Prosesor Master	52
3.2.2.	Detail Rangkaian Prosesor Slave	53
3.3.	Diagram Alir Cara Kerja Sistem Paralel.....	55
3.3.1.	Fase Handshaking	57
3.3.2.	Fase Distribusi Data.....	60
3.3.3.	Fase Kalkulasi.....	64
3.3.4.	Fase Pengumpulan Hasil.....	66
3.3.5.	Fase Perhitungan Hasil Akhir	69
3.4.	Perangkat Lunak Pemantau.....	72
3.4.1.	Cara Kerja Perangkat Lunak Pemantau	73
BAB 4 ANALISIS PROTOTIPE KOMPUTER PARALEL.....		77
4.1.	Cara Kerja Modul Paralel Melalui Perangkat Lunak Pemantau	77
4.1.1.	Tampilan Awal.....	79
4.1.2.	Fase Handshaking	80
4.1.3.	Fase Distribusi Data.....	83
4.1.4.	Fase Kalkulasi.....	85
4.1.5.	Fase Pengumpulan Hasil.....	86
4.1.6.	Fase Perhitungan Hasil Akhir	86
4.1.7.	Pencatatan Informasi Eksekusi	88
4.2.	Analisis Eksekusi Paralel dengan Konfigurasi Slave Berbeda.....	89
4.2.1.	Analisis Eksekusi Secara Eksperimental	89
4.2.2.	Analisis Teoritis Terhadap Hasil Eksekusi Secara Eksperimental	98
4.2.3.	Analisis Secara Umum.....	100
BAB 5 SIMPULAN DAN SARAN.....		102
5.1.	Simpulan	102
5.2.	Saran	103
DAFTAR PUSTAKA		104
LAMPIRAN		

DAFTAR GAMBAR

Gambar 2.1. Single Instruction Single Data	11
Gambar 2.2. Vector SIMD.....	11
Gambar 2.3. Parallel SIMD	12
Gambar 2.4. MIMD	12
Gambar 2.5. Topologi Bus.....	13
Gambar 2.6. Topologi Star.....	13
Gambar 2.7. Topologi Linear Array	13
Gambar 2.8. Topologi Ring	13
Gambar 2.9. Topologi Mesh.....	14
Gambar 2.10. Topologi Torus.....	14
Gambar 2.11. Topologi Tree (Complete Binary Tree)	15
Gambar 2.12. Topologi Hypercube (Dimensi 1 sampai 4).....	15
Gambar 2.13. Topologi Crossbar.....	16
Gambar 2.14. Memori Bersama.....	17
Gambar 2.15. Memori Terdistribusi	19
Gambar 2.16. Dekomposisi Fungsional.....	21
Gambar 2.17. Dekomposisi Domain.....	21
Gambar 2.18. Distribusi Data Satu Dimensi.....	22
Gambar 2.19. Distribusi Data Dua Dimensi	23
Gambar 2.20. Point to Point.....	24
Gambar 2.21. One to All Broadcast.....	24
Gambar 2.22. All to All Broadcast	24
Gambar 2.23. Rumus Percepatan Dalam Hukum Amdahl	26
Gambar 2.24. Perbandingan Bagian Paralel Kode Program dan Percepatan	27
Gambar 2.25. Paralelisme Bergranularitas Halus	29
Gambar 2.26. Paralelisme Bergranularitas Kasar.....	29
Gambar 2.27. Keping Mikrokontroler AT89C52.....	31
Gambar 2.28. Diagram Blok Keping Mikrokontroler AT89C52	32
Gambar 2.29. Peta SFR dan Nilai Reset.....	35

Gambar 2.30. Register Kontrol untuk <i>Timer/Counter</i>	35
Gambar 2.31. Koneksi Osilator	37
Gambar 2.32. Konfigurasi untuk Clock Eksternal.....	37
Gambar 2.33. Keping Memori AT24C256.....	38
Gambar 2.34. Diagram Blok Keping Memori AT24C256	40
Gambar 2.35. Diagram Waktu Bus (SCL: Serial Clock, SDA: Serial Data I/O) ..	41
Gambar 2.36. Diagram Waktu Untuk Siklus Penulisan (SCL: Serial Clock, SDA: Serial Data I/O).....	41
Gambar 2.37. Validitas Data.....	42
Gambar 2.38. Definisi START dan STOP.....	42
Gambar 2.39. Acknowledge Output	42
Gambar 2.40. Alamat Alat (Device Address).....	43
Gambar 2.41. Penulisan per Byte	43
Gambar 2.42. Penulisan per Halaman.....	43
Gambar 2.43. Pembacaan Alamat Aktual.....	46
Gambar 2.44. Pembacaan Acak	46
Gambar 2.45. Pembacaan Sekuensial	46
Gambar 2.46. Konfigurasi pin keping MAX232 (sama dengan MAX220 dan MAX232A) 47	
Gambar 2.47. Skema keping MAX232.....	48
Gambar 3.1. Skema Umum Sistem Paralel.....	49
Gambar 3.2. Skema Detail Sistem Paralel	52
Gambar 3.3. Skema Rangkaian Prosesor Master	54
Gambar 3.4. Skema Rangkaian Prosesor Slave	55
Gambar 3.5. Diagram Alir Proses Handshaking.....	59
Gambar 3.6. Diagram Interaksi Proses Handshaking	60
Gambar 3.7. Diagram Alir Proses Distribusi Data	63
Gambar 3.8. Diagram Interaksi Proses Distribusi Data	64
Gambar 3.9. Diagram Alir Proses Kalkulasi Data	65
Gambar 3.10. Susunan Data Dalam Memori	67
Gambar 3.11. Diagram Alir Proses Pengumpulan Hasil	68

Gambar 3.12. Diagram Interaksi Proses Kalkulasi dan Pengumpulan Hasil.....	69
Gambar 3.13. Diagram Alir Perhitungan Hasil Akhir	71
Gambar 3.14. Diagram Alir Cara Kerja Perangkat Lunak Pemantau.....	76
Gambar 4.1. Rangkaian Perangkat Keras	78
Gambar 4.2. Rangkaian Prosesor Master.....	78
Gambar 4.3. Foto Rangkaian Prosesor Slave.....	79
Gambar 4.4. Tampilan Awal Perangkat Lunak Pemantau.....	79
Gambar 4.5. Tampilan Konfirmasi Keluar dari Perangkat Lunak Pemantau	80
Gambar 4.6. Tampilan Form Denah Perangkat Keras.....	81
Gambar 4.7. Tampilan Form Denah Pada Saat Pendeteksian Koneksi	82
Gambar 4.8. Tampilan Form Denah Pada Saat Handshaking Tiap Prosesor Slave.....	83
Gambar 4.9. Tampilan Form Denah Pada Saat Distribusi Data	84
Gambar 4.10. Tampilan Form Denah Pada Saat Kalkulasi Data.....	85
Gambar 4.11. Tampilan Form Denah Pada Saat Pengumpulan dan Perhitungan Hasil Akhir	86
Gambar 4.12. Tampilan Berkas Pencatatan Informasi Eksekusi	89
Gambar 4.13. Data Target Eksekusi	90
Gambar 4.14. Hasil Eksekusi Untuk Satu Prosesor Slave	90
Gambar 4.15. Hasil Eksekusi Untuk Dua Prosesor Slave	91
Gambar 4.16. Hasil Eksekusi Untuk Tiga Prosesor Slave.....	91
Gambar 4.17. Hasil Eksekusi Untuk Empat Prosesor Slave.....	91
Gambar 4.18. Grafik Durasi Distribusi Data	93
Gambar 4.19. Grafik Durasi Kalkulasi Data.....	93
Gambar 4.20. Grafik Durasi Pengumpulan Data	94
Gambar 4.21. Grafik Total Durasi Eksekusi.....	94
Gambar 4.22. Grafik Percepatan Secara Eksperimental.....	99

DAFTAR TABEL

Tabel 2.1. Tabel Perbandingan Topologi Paralel.....	17
Tabel 2.2. Isi Register Kontrol untuk <i>Timer/Counter</i> Beserta Fungsinya	36
Tabel 2.3. Konfigurasi Pin	38
Tabel 4.1. Hasil Eksekusi Untuk Tiap Konfigurasi Slave	92
Tabel 4.2. Hasil Perhitungan Bagian Serial Secara Eksperimental (<i>e</i>).....	99

